

Exercice 1 (12pts : 6pts+6pts)

1. Supposons que DS=1111h; SS=2222h; CS=3333h; BP=4444h; BX=5555h; SI=7777h et IP=6666h. Remplir le tableau suivant en donnant les adresses logiques et effectives désignées par le deuxième opérande (Expliquer).

Instruction	Adresse logique	Adresse effective
MOV AX, 100H[BP]		
MOV AX, [BX][120H]		
MOV AX, [SI+5H]		

2. Écrire le programme qui calcule la somme des 10 premiers entiers (1 + 2 + ... + 10). On utilisera pour cela l'instruction **loop**. On utilisera une variable **R** pour stocker le résultat et une variable **N** pour stocker le nombre 10.

Exercice 2 QCM(8pts : Réponse juste =1 point ; Pas de réponse =0 ; Réponse fausse =-0.5)

Répondre aux questions suivantes :

<p>1. L'instruction mov AX,10H désigne Le mode d'adressage :</p> <p>(a) direct. (b) indexé. (c). immédiat.</p>	<p>2. Laquelle de ces instructions n'est pas autorisée ? :</p> <p>(a) mov AX, 1200H. (b) loop carry. (c) mul al,5h.</p>
<p>3. Quelle est la capacité d'un circuit mémoire possédant un bus d'adresse de 14 bits et un bus de donnée de 8 bits ? :</p> <p>(a) 8Ko. (b) 16Ko</p>	<p>4. Pour accéder à la mémoire, le 8086 utilise :</p> <p>(a) deux valeurs sur 16bits. (b) une adresse sur 24bits. (c) le registre CX.</p>
<p>5. Une instruction est composée de :</p> <p>(a) deux champs. (b) code opération et un code type mémoire. (c) deux octets</p>	<p>6. Le 8086 utilise un codage à largeur :</p> <p>(a) variable. (b) fixe.</p>
<p>7. Le pipeline est un mécanisme qui permet :</p> <p>(a) de stocker les opérandes dans un registre. (b) de stocker les instructions dans une file d'attente. (c) d'exécuter plusieurs instructions en parallèle.</p>	<p>8. L'Unité de Bus et d'Interface du 8086 contient :</p> <p>(a) les registres de segment et le pointeur d'instructions. (b) l'unité ALU et les registres généraux.</p>

Bon courage